

# CERCETAREA VARIAȚIEI COSTURILOR CABLAJULUI IMPRIMAT ÎN PROIECTAREA SISTEMELOR ÎNCORPORATE

V. Secrieru, dr.S. Zaporojan, dr.hab.V. Dorogan  
Universitatea Tehnică a Moldovei

## INTRODUCERE

Sistemele încorporate sunt sisteme de calcul care sunt părți componente a unor dispozitive speciale. Un sistem încorporat (EmS) poate fi definit ca un sistem de prelucrare a datelor încorporat în cadrul unui dispozitiv special. Componentele structurale ale unui sistem EmS sunt similare unui sistem de calcul de uz general. Deosebirile țin de natura și dimensiunea spațiului de I/O. Intrările-ieșirile sunt mult mai diverse și mai numeroase în cazul sistemelor încorporate decât în cazul unui sistem de calcul de uz general.

În proiectarea unui calculator, inclusiv a unui sistem încorporat, trebuie respectate atât cerințele funcționale, cât și cerințe de cost-performanță [1-3]. Proiectarea în spațiul calculatoarelor cu cost redus sau cu un raport cost-performanță relativ echilibrat devine tot mai importantă [2]. Majoritatea sistemelor încorporate se încadrează în acest spațiu de proiectare, de regulă fiind caracterizate ca sisteme cost sensitive [3]. În spațiul de proiectare considerat dispozitivele sunt adesea proiectate pentru o clasă particulară de aplicații. Totodată, în acest spațiu de proiectare, pe prim planul aplicației sunt adeseori puse în evidență considerente de cost și consum de putere, ca fiind de importanță majoră pentru aplicația încorporată [2].

Importanța cercetării costurilor sistemelor încorporate crește ca urmare a unor constrângeri și presiuni tot mai accentuate impuse de piață. În acest sens putem menționa necesitatea satisfacerii unor cerințe stricte privind consumul de putere, dimensiune fizică și greutate, etc. Scopul lucrării constă în a cerceta variația costurilor cablajului imprimat în proiectarea EmS, luând în considerație segmentul aplicațiilor de nivel mediu, atât ca complexitate, cât și ca volum de realizare.

## 1. ARHITECTURI DE ALTERNATIVĂ

În proiectarea sistemelor încorporate ca punct de referință servesc, în primul rând, caracteristicile clasei particulare de aplicații. Arhitectura unui EmS este construită pornind de la cerințele de bază

impuse de aplicație. Nucleul arhitecturii EmS îl constituie unitatea centrală de prelucrare (UC). Această unitate poate fi realizată cu microprocesor, microcontroler, dispozitive de tip DSP, FPGA, ASIC [1,3,4].

Microprocesoarele acoperă în mod firesc piața sistemelor de calcul de uz general. Procesoarele DSP acoperă aproape în exclusivitate segmentul specific al aplicațiilor de prelucrare numerică a semnalelor, inclusiv în cazul sistemelor EmS.

În figura 1 este prezentată dependența prețului dispozitivelor FPGA și ASIC de volumul de fabricație [4]. Se poate observa că circuitele ASIC reprezintă o alternativă solidă pentru volume mari de produse. Pentru volume mici costul acestor circuite este relativ mare, alt dezavantaj rezultând din timpii mari de proiectare a unui ASIC.

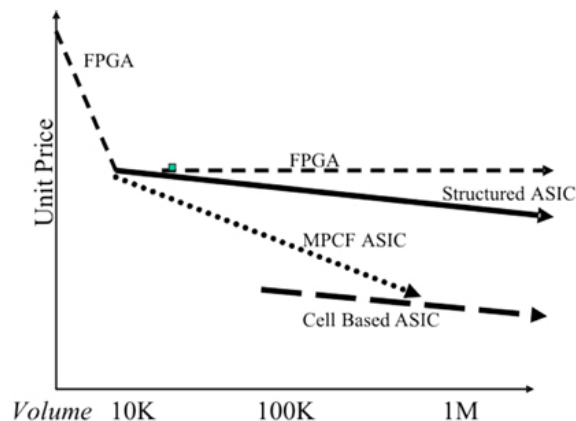


Figura 1. Prețul dispozitivelor FPGA și ASIC

Astfel, în spațiul de proiectare a aplicațiilor încorporate de volum mediu sau redus, există două alternative pentru UC: microcontrolere (MCU) sau dispozitive reconfigurabile FPGA/CPLD. În continuare vom considera două arhitecturi: pe bază de microcontroler, respectiv dispozitiv configurabil.

## 2. MODELUL COSTURILOR APLICAȚIILOR ÎNCORPORATE

Arhitectura unui sistem EmS poate fi eventual eficientă într-o gamă largă de algoritmi. Este însă

extrem de important ca acea arhitectură să asigure performanța impusă la costuri minime. În general, costurile sistemelor încorporate trebuie analizate cu prioritate.

Costul absolut măsurat în prețuri curente se modifică în fiecare an. Din această cauză este mult mai util de a defini costul unui sistem în termenii unor asemenea parametri, care influențează costurile respective. Acești parametri includ parametri fizici, cum ar fi aria capsulei circuitului integrat, numărul de circuite, aria suprafeței cablajului imprimat, numărul de pini, consumul de putere, toți aceștia derivând dintr-o realizare arhitecturală. De asemenea, trebuie considerați factorii asociați cu proiectarea-dezvoltarea sistemului, cum ar fi dimensiunea și complexitatea softului ce trebuie elaborat, etc.

Costurile unui EmS pot fi exprimate prin: costurile pentru proiectare-dezvoltare  $C_{proiectare}$ , costurile hardware  $C_H$  și costurile software  $C_P$ , astfel rezultând expresia:

$$C_{EmS} = C_{proiectare} + C_H + C_P \quad (1)$$

Un model nu poate lua în considerație toți factorii ce influențează costurile, însă poate scoate în evidență cei mai importanți dintre aceștia, în special când sunt comparate două arhitecturi apropiate. Intenția noastră constă în a ne axa pe deosebiri și analiza cum acestea afectează costurile.

Presupunând că suma costurilor  $C_{proiectare}$  și  $C_P$  este aproximativ identică pentru ambele arhitecturi luate în considerație, vom pune accent pe componenta de cost hardware  $C_H$ , care reprezintă un cost recurent, ce se repetă pentru fiecare unitate de produs. În acest caz variația costului sistemului încorporat va fi determinată de diferențele arhitecturale ale celor două realizări. Pentru a reflecta acest fapt vom diviza costurile hardware în două părți: fixe și variabile. Astfel, relația pentru costurile hardware se va exprima prin suma:

$$C_H = C_H^{fix} + C_H^{var} \quad (2)$$

Primul termen în relația (2) reprezintă costul componentelor hardware care sunt comune pentru ambele realizări arhitecturale și poate fi specificat în felul următor:

$$C_H^{fix} = C_{TA} + C_{TN} + C_{COM} + C_{panou} + C_{CAB} \quad (3)$$

cu notațiile:  $C_{TA}$  - costul traductoarelor analogice;  $C_{TN}$  - costul traductoarelor numerice;  $C_{COM}$  - costul circuitelor de comunicație;  $C_{panou}$  - costul componentelor ce alcătuiesc panoul de dirijare și de

afișare;  $C_{CAB}$  - costul componentelor ce formează blocul de alimentare, carcasa produsului, etc.

Al doilea termen în relația (2) reprezintă costul componentelor hardware ce diferă de la o arhitectură la alta și poate fi specificat astfel:

$$C_H^{var} = C_{UC} + C_{CONV} + C_{MEM} + C_{I/O} + C_{PCB} \quad (4)$$

cu notațiile:  $C_{UC}$  - costul unității centrale de prelucrare;  $C_{CONV}$  - costul circuitelor de conversie;  $C_{MEM}$  - costul circuitelor de memorie;  $C_{I/O}$  - costul circuitelor de acoperire a spațiului de intrare/ieșire;  $C_{PCB}$  - costul de fabricație a cablajului imprimat exprimat pe unitate de produs.

După cum a fost menționat mai sus variația costurilor EmS va fi determinată în special de expresia (4).

Pentru un sistem încorporat construit pe bază de MCU expresia (4) se va transforma, luând forma:

$$C_H^{var} = C_{MCU} + k_1 C_{CONV} + k_2 C_{MEM} + C_{CPLD} + C_{PCB} \quad (5)$$

în care coeficienții  $k_1$  și  $k_2$  au următoarea semnificație:  $k_1$  este nul dacă conversia este încorporată sau lipsește, fiind însă un număr întreg nenul dacă aplicația impune realizarea conversiei cu circuite externe;  $k_2$  este nul dacă memoria este încorporată sau lipsește, fiind un număr întreg nenul dacă dimensiunea problemei impune realizarea memoriei cu circuite externe.

Pentru un sistem încorporat construit pe bază de dispozitiv FPGA/CPLD expresia (4) se va transforma, luând următoarea formă:

$$C_H^{var} = C_{FPGA/CPLD} + k_1^1 C_{CONV} + k_2 C_{MEM} + C_{PCB} \quad (6)$$

în care semnificația coeficientului  $k_2$  este identică cu cea din expresia (5), iar pentru  $k_1^1$  avem: este nul dacă conversia lipsește, fiind un număr întreg nenul dacă aplicația impune necesitatea conversiei.

Valoarea numerică a costurilor de bază  $C_{FPGA/CPLD}$ ,  $C_{MCU}$ ,  $C_{CONV}$ , și  $C_{MEM}$  poate fi luată din lista de prețuri a producătorilor de circuite integrate, iar diapazonul de variație a coeficienților  $k_1$ ,  $k_1^1$  și  $k_2$  poate fi estimat, reieșind din clasa particulară de aplicații.

În spațiul de proiectare a sistemelor încorporate costul cablajului imprimat pe unitate de produs reprezintă o componentă deloc de neglijat. În continuare vom dezvolta un model, care permite estimarea rapidă a costului cablajului imprimat la etapa inițială de proiectare a EmS. După cum se cunoaște, costul de fabricație a cablajului imprimat este funcție de: numărul de straturi ale cablajului imprimat; suprafață (conține suprafața totală, adică

volumul comenzii în  $dm^2$ ); masca de protecție (da/nu); marcarea elemente (da/nu); confecționarea fotoșabloanelor în dependență de suprafața în  $dm^2$ ; etc.

Costul cablajului imprimat pe fiecare unitate EmS poate fi exprimat ca produsul dintre suprafața cablajului imprimat și costul unui  $dm^2$  de cablaj:

$$C_{PCB} = c \cdot S_{PCB} \quad (7)$$

În relația (7) s-a notat cu  $c = f(S_{Total})$  costul unui  $dm^2$  de cablaj imprimat funcție de suprafața totală a comenzii, iar  $S_{PCB}$  reprezintă aria suprafeței cablajului imprimat pe fiecare unitate de produs. Volumul sau suprafața totală a comenzii se va obține prin înmulțirea ariei suprafeței plachetei de cablaj imprimat pe unitate de produs cu numărul  $V_{un}$  de unități fabricate:

$$S_{Total} = S_{PCB} \cdot V_{un} \quad (8)$$

Notând cu  $S_{min}$  suprafața cablajului imprimat indispensabilă pentru realizarea arhitecturii EmS în configurație minimală, și ținând cont de limitarea spațiului I/O în varianta minimală, se poate scrie pentru aria suprafeței cablajului imprimat:

$$S_{PCB} = S_{min} + S_{I/O} \quad (9)$$

unde  $S_{I/O}$  reprezintă suprafața cablajului imprimat destinată extinderii spațiului de intrare/ieșire al sistemului încorporat și, implicit, capacităților EmS.

Aria suprafeței  $S_{I/O}$  poate fi determinată, reieșind din dimensiunile geometrice ale capsulei dispozitivului CPLD și suprafața necesară pentru trasarea firelor de conexiune ale acestuia cu alte elemente ale circuitului electric:

$$S_{I/O} = r \cdot S_{CPLD} \quad (10)$$

unde  $r$  este un coeficient de rutare, care poate fi determinat din considerente practice.

Al doilea termen în expresia (10) reprezintă aria capsulei dispozitivului CPLD dată de relația

$$S_{CPLD} = L_{CPLD}^2 \quad (11)$$

în care  $L_{CPLD}$  este lungimea laturii capsulei dispozitivului.

Pentru a estima lungimea laturii se va recurge la expresia:

$$L_{CPLD} = \sqrt{\frac{D_{I/O}}{D_{I/O \text{ Baza}}}} \cdot L_{baza} \quad (12)$$

care a fost obținută pe cale empirică. În această relație  $D_{I/O}$  indică dimensiunea spațiului extins de I/O sub forma numărului de intrări/ieșiri necesare în aplicația încorporată;  $D_{I/O \text{ Baza}}$  este un număr, care fixează dimensiunea spațiului I/O de bază și este luat cu referință la un dispozitiv real capabil să acopere un spațiu minim de I/O, iar  $L_{baza}$  reprezintă valoarea numerică reală a laturii dispozitivului de bază. Eroarea de estimare a laturii cu expresia (12) constituie aproximativ  $\pm 2\%$  pentru capsule de tip FBGA (FineLine Ball-grid array) într-o gama de la 100 până la 1932 de pini.

Din relațiile (10), (11) și (12) rezultă expresia

$$S_{I/O} = r \cdot \left( \sqrt{\frac{D_{I/O}}{D_{I/O \text{ Baza}}}} \cdot L_{baza} \right)^2 \quad (13)$$

cu care se poate aproxima aria suprafeței cablajului imprimat introdusă prin extinderea spațiului de intrare/ieșire al sistemului încorporat. Ținând cont de relația (13), obținem în final:

$$S_{PCB} = S_{min} + r \cdot \frac{D_{I/O}}{D_{I/O \text{ Baza}}} \cdot L_{baza}^2 \quad (14)$$

### 3. VARIAȚIA COSTURILOR CABLAJULUI IMPRIMAT

Costurile cablajului imprimat pot fi calculate, folosind expresiile (7), (8) și (14). Atribuind valori argumentate pentru coeficienții  $k_1$ ,  $k_1^1$  și  $k_2$ ,  $S_{min}$ ,  $D_{I/O \text{ Baza}}$  și  $L_{baza}$ , poate fi efectuată analiza variației costurilor respective funcție de dimensiunea  $D_{I/O}$  a spațiului de intrare/ieșire, coeficientul de rutare  $r$  și numărul  $V_{un}$  de unități EmS fabricate. Expresia (14) poate fi utilă și în estimarea dimensiunilor fizice ale sistemului proiectat.

Pentru a cerceta variația costurilor cablajului imprimat au fost atribuite următoarele valori:

- $S_{min} = 0,25 \text{ dm}^2$  pentru  $k_1 = k_2 = k_1^1 = 0$ ;
- $S_{min} = 0,5 \text{ dm}^2$  pentru  $k_1 \neq 0$ ,  $k_1^1 \neq 0$  și  $k_2 \neq 0$ ;
- $D_{I/O \text{ Baza}} = 80$ ;
- $L_{baza} = 11 \text{ mm}$ .

Valorile reale ale laturii și dimensiunii spațiului I/O de bază au fost stabilite cu referință la dispozitivul real din familia Altera în capsulă de tip FBGA cu 100 de pini.

Dispozitivele din familia Altera în capsulă de tip FBGA (FineLine Ball-grid array) oferă proiectanților un set de 16 capsule într-o gama de la

100 până la 1932 de pini. Dispozitivele respective permit acoperirea spațiului de intrare-ieșire cu dimensiuni cuprinse între 80 și 1400. Valorile reale ale laturii capsulei dispozitivului variază de la 11mm până la 45mm.

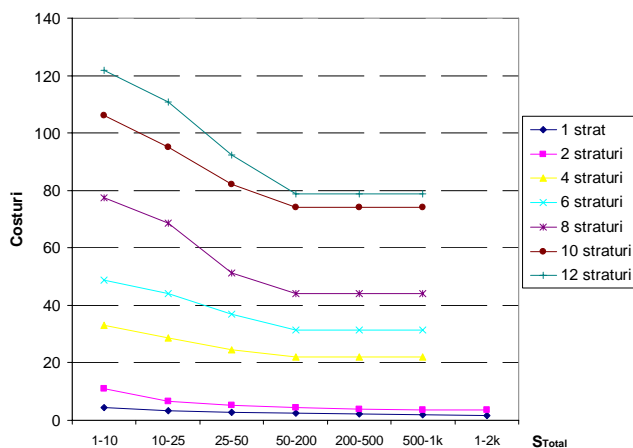
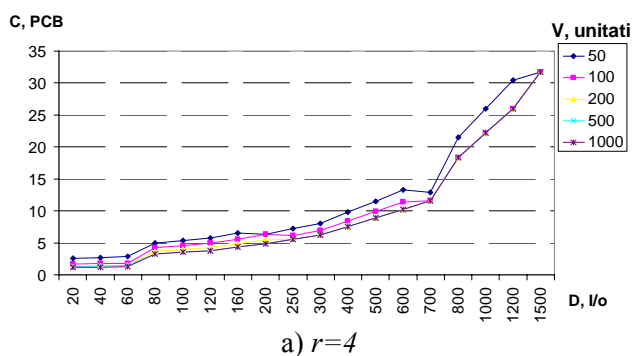
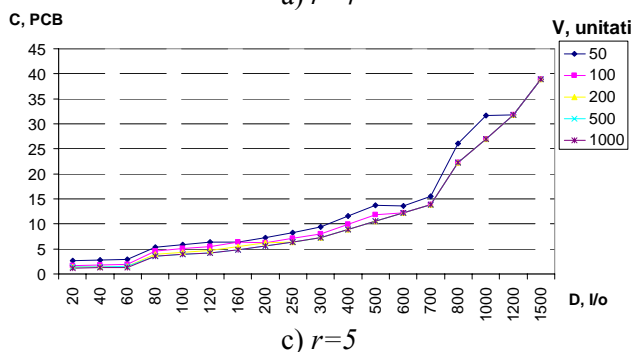


Figura 2. Costul de fabricație a cablajului imprimat

Costul unui  $dm^2$  de cablaj imprimat funcție de numărul de straturi și suprafața totală a comenzii (fig.2) a fost raportat la prețurile reale de pe piața Republicii Moldova. Cu toate acestea, costurile convenționale indicate în figura 2 reflectă situația și tendințele generale de pe piața proiectării și fabricației cablajelor imprimate.



a)  $r=4$

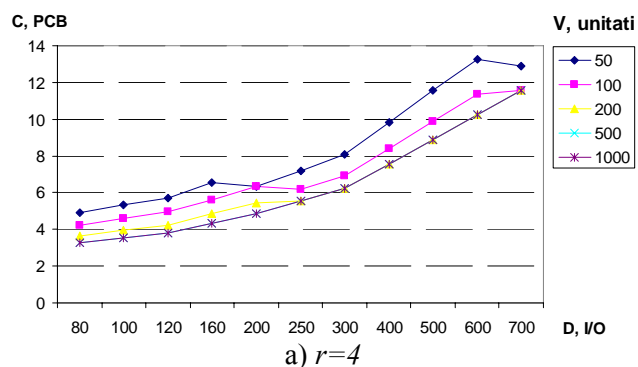


c)  $r=5$

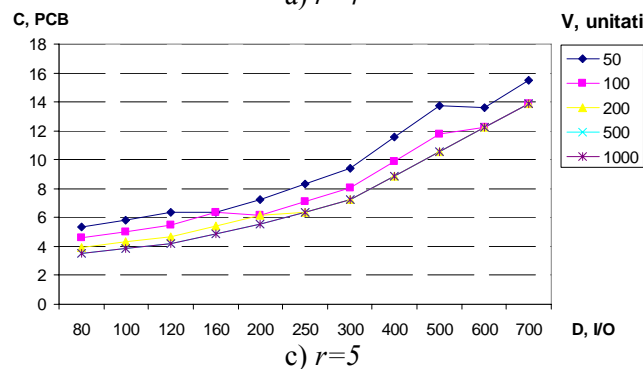
Figura 3. Variația costurilor cablajului imprimat în diapaazonul extins al spațiului I/O.

Variația costurilor cablajului imprimat funcție de dimensiunea spațiului de intrare/ieșire al

sistemului încorporat, coeficientul de rutare  $r$  și numărul de unități EmS fabricate este ilustrată în figurile 3 și 4.



a)  $r=4$



c)  $r=5$

Figura 4. Variația costurilor cablajului imprimat în diapaazonul de jos al spațiului I/O

Analiza cantitativă a variației costurilor cablajului imprimat prezentată în lucrare oferă proiectanților EmS un mecanism simplu de estimare a costurilor pentru arhitecturi de alternativă, fiind posibilă și estimarea dimensiunilor fizice. Rezultatele obținute pot fi utilizate la proiectarea aplicațiilor încorporate pe segmentul de nivel mediu sau redus ca complexitate și volum de realizare.

### Bibliografie

1. Wolf W. *Computers as Components. Principles of Embedded computing system design.* Morgan Kaufmann Publishers, 2nd edition, 2008.
2. Hennessy J.L., Patterson D.A. *Computer Architecture: A Quantitative Approach.* Morgan Kaufmann Publishers, San Francisco, CA, 3rd edition, 2003.
3. Berger A.S. *Embedded Systems Design. An Introduction to Processes, Tools and Techniques.* CMP Books, 2002.
4. Johnson J. *Using customizable MCUs to bridge the gap between dedicated SoC ASSPs, ASICs and FPGAs: Part I.* Retrieved June 14, 2010, from <http://www.embedded.com>

Recomandat spre publicare:10.02.2012.