

GENERATORUL FUNCȚIONAL ÎN BAZA DDS-ULUI RAPID AD9954

Eugeniu ARBUZARU, Alexandru COCETCOV, Vadim UNGUREAN, Serghei GRITCOV

Universitatea Tehnică a Moldovei

Abstract: *In lucrarea data este analizata realizarea generatorului de frecvente pe baza microcontroller-ului DDS AD9954, care permite obtinerea unui semnal de tip sinusoidal si dreptunghiular cu frecventa de lucru de la 0.1 Hz si pana la 100MHz. In comparatie cu generatoarele existente acesta nu cedeaza din precizia modificarii frecventei si amplitudinii, in latimea diapazonului semnalului generat si in acelasi timp este mult mai ieftin ca un analog al sau din fabrica.*

Cuvinte cheie: *structura DDS, frecventa de tact, registru de setari, diapazon de frecventa.*

1. Introducere

La elaborarea si depanarea anumitor dispozitive electronice deseori intervine necesitatea unei surse diversificate de semnale. Cel mai intrebuintat semnal este de tip sinusoidal. Daca este necesara obtinerea unei forme mai complicate a semnalului se poate efectua sumarea semnalului obtinut din mai multe surse. Cea mai acceptabila in acest caz metoda este utilizarea generatorului functional de frecventa la iesirea caruia putem obtine un semnal cu o forma mult mai complicata (dreptunghiulara sau triunghiulara) [1].

In prezent din ce in ce mai des aceste generatoare se realizeaza pe baza **structurilor DDS** (Direct Digital Synthesizer). Microcontroloarele moderne pe baza structurilor DDS permit efectuarea modulatiei semnalului de iesire de tip amplitudica, de frecventa si de faza [2].

Microcontroloarele pe baza structurilor DDS prezinta niste sintetizatoare de frecventa. Cele mai raspandite metode de sinteza a frecventelor sunt urmatoarele:

- 1) sinteza analogica directa (Direct Analog Synthesis, sau DAS) pe baza structurii de mixare/filtrare/divizare cand frecventa de iesire este obtinuta direct de la frecventa de referinta prin functionarea operatiei de mixare, filtrare, divizare si inmultire;
- 2) indirect – sinteza pe baza crearii frecventei de faza (Phase Locked Loop, sau PLL), cand frecventa de iesire este obtinuta cu ajutorul unui generator suplimentar (deseori Voltage Controlled Oscillator sau VCO) care este acoperit de petalele autoreglarii de faza;
- 3) sinteza digitala directa (Direct Digital Synthesis sau DDS), cand semnalul de iesire se sintetizeaza prin metode digitale;
- 4) metoda hibrida ce prezinta o combinatie de cateva metode enumerate mai sus.

Fiecare din aceste metode de sinteza au anumite avantaje si neajunsuri [3]. Pentru un generator functional de frecventa structura DDS este cea mai optimala. Semnalul generat de aceasta structura se sintetizeaza cu o precizie nu mai joasa ca a altor generatoare. Frecventa, amplitudinea si faza semnalului pot fi modificate in orice moment de timp. DDS practice nu sunt afectate de driftul de temperatura.

Pentru realizarea generatorului functional pe baza structurii DDS este necesar doar de ales cip-ul corespunzator si sa-i stabilim regimurile necesare de functionare ce va fi examinat in acest capitol.

2. Realizarea generatorului

In prezent firma Analog Devices de rand cu alte firme isi produce propria nomenclatura DDS care se diferentiaza una de alta dupa gradul codului de frecventa, gradul codului sinusoidalei, frecventa de tact si o serie de alte caracteristici (tab. 1).

Tabelul 1. DDS-urile firmei Analog Devices.

Denumirea Cip-ului	Frecventa de intrare	Setarile interfetei	Puterea consumata	Iout max mA	U out max V	Pretul \$
AD9915	2,5 ГГц	paralel	2,5W	20	0,5	152
AD9957	1 ГГц	serie	1 W	20	0,5	38
AD9954	400 МГц	serie	220 mW	10	2	33
AD9835	50 МГц	serie	200 mW	4	1,35	12
AD9833	25 МГц	serie	28 mW	3	0,65	10

In multe cazuri la depanarea aparatului electronic (exceptie facand tehnica de calitate superioara) este necesar un generator ce sa functioneze in diapazonul de frecvente pana la 50 MHz si cu pretul de pana la 100\$. Pe baza datelor din tabelul 1 cel mai optimal dupa toti parametrii pentru acest caz este cip-ul DDS AD9954.

Pentru a utiliza acest DDS in calitate de generator este necesar de cunoscut sistemul lui de setare si control. In calitatea sistemului de control se poate utiliza microcontrolorul ATmega8. In acest caz exemplul realizarii generatorului va arata astfel (fig. 1):

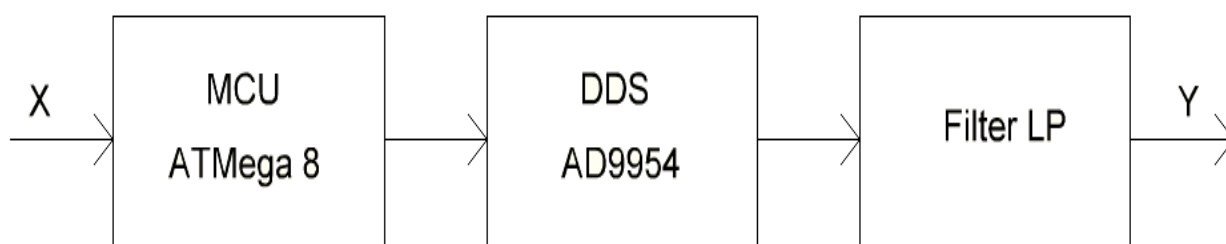


Figura 1. Schema tipica de realizare a generatorului functional pe baza structurii DDS.

In fig. 1 *Filter LP* reprezinta un filtru trece jos care este necesar pentru reducerea zgomotelor care survin la reconectarile structurii DDS la frecventa generatorului de referinta (400 MHz). Valoarea X – butoanele cu ajutorul carora se seteaza regimul de lucru. Valoarea Y – semnalul de iesire.

In rezultatul proiectarii acestui dispozitiv in sistemul Altium+SolidWorks a fost obtinut cablajul imprimat care este prezentat in forma asamblata in fig. 2.

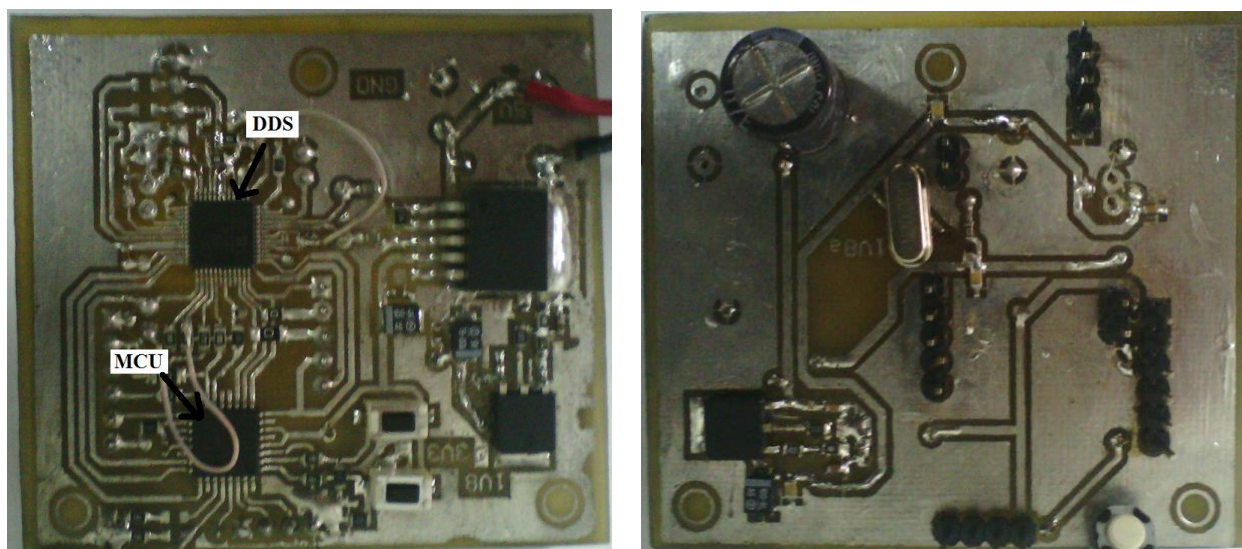


Figura 2. Placheta generatorului proiectat.

Pentru a obtine la iesirea generatorului un semnal sinusoidal este necesar de realizat un proiect pe microcontrolorul ATmega 8. Algoritmul de functionare acestui Microcontrolor este redat in fig. 3.

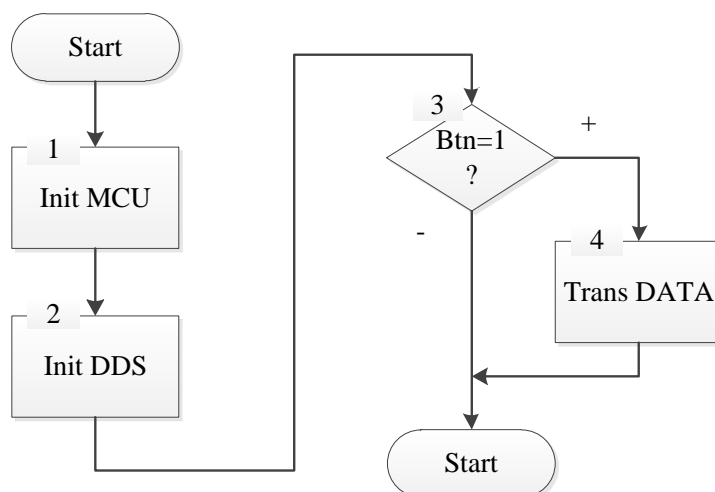


Figura 3. Transmiterea pachetului de setari a regimului de lucru a structurii DDS.

La parvenirea curentului in dispozitiv microcontrolorul indeplineste initializarea proprie (blocul 1). Dupa care, se indeplineste initializarea structurii DDS prin interfata SPI (Blocuul nr. 2 la care inspre iesirea generatorului trebuie sa apara un semnal sinusoidal. Daca utilizatorul va apasa pe butoanele masurarii frecventei sau a amplitudinii semnalului (Blocul Nr. 3) atunci prin magistrala SPI vor fi transmise datele corespunzatoare spre structura DDS (Blocul Nr. 4). La iesire frecventa si amplitudinea frecventei de iesire trebuie sa se modifice.

Pentru setarea structurii DDS este necesar ca prin interfata SPI sa fie transmise in registrele de setare a microcontrolorului datele care identifica frecventa si amplitudinea semnalului sinusoidal de iesire (este generat implicit), care a fost indicat in algoritmul de functionare a microcontrolorului (fig. 3).

Codul programului ce indeplineste aceasta functie este redat mai jos:

```

void Transm(int a, int b, int c, int d, int e)
{
    PORTB.2=0; // SS = 0           // permitem trasmisiunea datelor
    delay_us(5);
    PORTC.0=1;                    // transmitem un impuls spre linia IOSYNC
    delay_us(5);
    PORTC.0=0;
    delay_us(5);
    SPDR=a;                       // Incarcam 1-mul octet in registrul de date SPI
    while ((SPSR & 0x80)==0);     // asteptam finisarea transmisiunii
    SPDR=b;                       // Incarcam 2-lea octet in registrul de date SPI
    while ((SPSR & 0x80)==0);     // asteptam finisarea transmisiunii
    SPDR=c;                       // Incarcam 3-lea octet in registrul de date SPI
    while ((SPSR & 0x80)==0);     // asteptam finisarea transmisiunii
    SPDR=d;                       // Incarcam 4-lea octet in registrul de date SPI
    while ((SPSR & 0x80)==0);     // asteptam finisarea transmisiunii
    SPDR=e;                       // Incarcam 5-lea octet in registrul de date SPI
    while ((SPSR & 0x80)==0);     // asteptam finisarea transmisiunii
    delay_us(5);
    PORTB.7=1;                    // Transmitem un impuls spre linia IO_Update
    delay_us(5);
    PORTB.7=0;
    delay_us(5);
    PORTB.2=1; // SS = 1         // Interzicem trasmisiunea datelor
} // necesitatea transmiterii impulsurilor spre IOSYNC si IO_Update va fi explicate mai jos
  
```

Exemplul transmiterii unui pachet este redat in fig. 4 (simularea transmiterii datelor este indeplinita in programul Proteus).

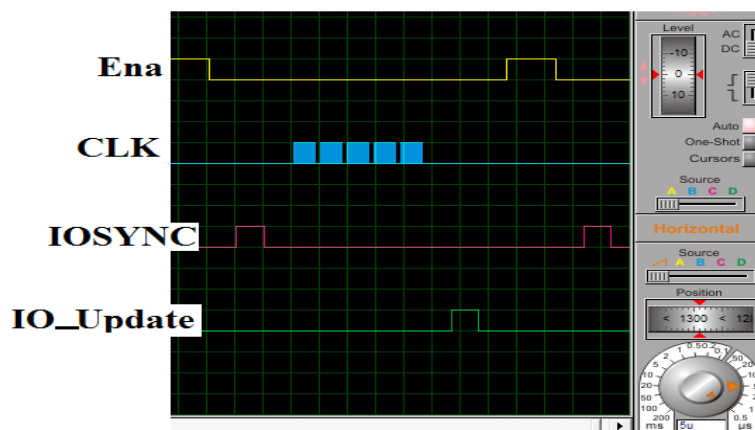


Figura 4. Transmitera setarilor in DDS.

Principiul incrierii datelor in DDS este demonstrat in fig. 4. Modificarea nivelului logic in '0' spre iesirea Ena permite inscrierea datelor in DDS. Spre intrarea IOSYNC se transmite un impuls pentru resetarea interfetei SPI. In continuare pe linia MOSI se transmit datele (in figura 4 nu este indicat) cu tactarea simultana pe linia CLK. Lungimea pachetului de date este de 5 octeti, 1 octet pentru adresa si 4 octeti de date. La intrarea IO_Update se transmite un impuls pentru validarea parametrilor inregistrati.

La inscrierea datelor 0x0000A400 in celula 0x01 si a datelor 0xCCCCCCC la iesire primim un semnal sinusoidal cu frecventa de 20 MHz (fig. 5).

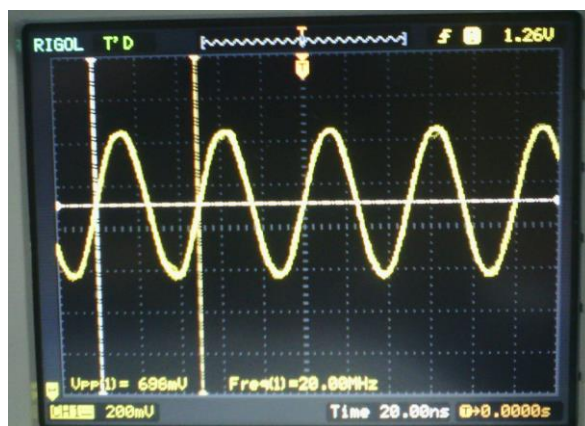


Figura 5. Transmiterea pachetului de setari in regimului de lucru DDS.

In fig. 5 este prezentata oscilograma semnalului de iesire DDS obtinut. Pe baza cip-ului DDS AD9954 putem obtine si alte forme de semnal si de asemenea de realizat modularea de faza, de amplitudine si de frecventa. Semnalul de forma dreptunghiulara il putem obtine cu ajutorul comparatorului incorporate.

Concluzii

In aceasta lucrare a fost examinat un exemplu de realizare a generatorului functional pa baza cip-ului DDS AD9954. In rezultat acest dispozitiv ne poate genera un semnal de forma sinusoidala intre hoatarele de frecventa de la 0.1 Hz pana la 100 MHz si o amplitudine de pana la 1V. In comparative cu generatoarele existente acest generator nu cedeaza in fata acestora in precizia masurarii frecventei si amplitudinii in latimea diapazonului semnalului generat dar in comparatie cu ele acesta este cu mult mai ieftin cu modelele analogice.

Bibliografie

1. В. П. Дьяконов. Генерация и генераторы сигналов, ДМК пресс, Москва, 2009, 384 с.
2. Vahkka J. Direct Digital Synthesizers: Theory, Design and Applications, Finland, Helsinki University of Technology, Espoo, 2000.
3. Шахтарин Б. И., Синтезаторы частот, Горячая линия - Телеком, Москва, 2007, 126 с.