



Digitally signed by
Library TUM
Reason: I attest to the
accuracy and integrity
of this document

ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ МОЛДОВЫ

**ФАКУЛЬТЕТ ИНЖЕНЕРИИ И МЕНЕДЖМЕНТА В
ЭЛЕКТРОНИКЕ И ТЕЛЕКОММУНИКАЦИЯХ**

КАФЕДРА СИСТЕМ И ЭЛЕКТРОННЫХ УСТРОЙСТВ

ПРОЕКТИРОВАНИЕ ЭЛЕКТРОННЫХ СИСТЕМ

**Гид по лабораторным работам
Часть I**

**Chişinău
Editura «Tehnica-UTM»
2015**

Данный гид по лабораторным работам предназначен для приобретения навыков по реализации проектов в системах проектирования Quartus II и Eclipse. Проектирование выполняется на основе микросхем с программируемой логикой при помощи языкового описания на языке VHDL и в среде Schematic.

Представленные лабораторные работы направлены на закрепление знаний в области проектирования цифровых устройств, а работа с отладочными платами направлена на приобретение практических навыков в данной области.

Гид рекомендован студентам, мастерантам и докторантам соответствующего профиля и отражает современные технологии в проектировании электронных систем на основе программируемых логических устройств.

Авторы: лектор унив. С. Грицков
лектор ассист. Д. Лазэр

Рецензент: конф. унив., докт. П. Нистирюк

Редактор: Т. Олиниченко

Bun de tipar 17.06.15	Formatul hârtiei 60x84 1/16
Hârtie ofset. Tipar RISO	Tirajul 20 ex.
Coli de tipar 3,25	Comanda nr. 61

UTM, MD-2004, Chişinău, bd. Ştefan cel Mare şi Sfint, 168
Editura «Tehnica-UTM»
MD-2068, Chişinău, str. Studenţilor, 9/9

© UTM, 2015

ВВЕДЕНИЕ

Данный гид предназначен для приобретения и закрепления знаний и навыков по проектированию цифровых устройств в системе *Quartus II + Eclipse*. Целью выполнения лабораторных работ является приобретение и закрепление навыков по проектированию и конфигурированию микросхем с программируемой логикой фирмы *Altera*.

Микросхемы на основе программируемой логики получили широкое применение в последние десятилетия и конкурируют с цифровыми сигнальными процессорами (*DSP – digital signal processing*) и **микроконтроллерами**, постепенно вытесняя их из многих областей рынка микроэлектроники. Особенностью микросхем на основе программируемой логики является возможность распараллеливания вычислительных операций [1,2]. Наличие в данных микросхемах встроенной памяти и модулей ускоренного вычисления (к примеру, аппаратные умножители) позволяет выполнять многие математические операции всего за несколько тактов (частота тактового генератора может достигать 500 МГц). Наличие высокоскоростных портов позволяет получить пропускную способность до 1 Гигабита в секунду при обмене данными с другими устройствами. Речь, конечно, о *программируемых пользователем вентиляемых матрицах*, которые в англоязычной литературе обозначаются аббревиатурой *FPGA (Field-Programmable Gate Array)* [3,4].

Выполнение лабораторных работ осуществляется на основе отладочных плат *DE0-Nano* и плат с *FPGA EP3C10E144I7* семейства **Cyclone III** фирмы *Altera*. На данных отладочных платах есть необходимая периферия для конфигурирования *FPGA* (напрямую, через интерфейс *JTAG*, а также есть возможность записи конфигурации *FPGA* в энергонезависимую память) и для отладки проектов, выполняемых в ходе лабораторных работ (кнопки, светодиоды, семисегментные индикаторы).

Содержание

ВВЕДЕНИЕ	3
1. Система проектирования QUARTUS II.....	4
1.1. Создание проекта в системе QUARTUS II.....	4
1.2. Симулирование проекта в системе QSim.....	18
1.3. Конфигурирование FPGA.....	25
1.4. Описание проекта на языке VHDL.....	31
2. Система проектирования Eclipse	34
2.1. Создание процессорной системы в QUARTUS II	34
2.2. Создание проекта в системе Eclipse	44
Библиография	51

Библиография

1. ИВАНЮК А. *Проектирование встраиваемых цифровых устройств и систем.* – Минск: Бестпринт, 2012, 337 с.
2. БИБИЛО П. *Основы языка VHDL.* – Москва: “Солон-Р”, 2002, 224 с.
3. МАКСФИЛД К. *Проектирование на ПЛИС: Архитектура средства и методы. / Перевод с английского.* – Москва: издательский дом “Додэка”, 2007, 408 с.
4. BODEAN Gh. *Proiectarea Aparatajului Electronic implementat cu dispozitive programabile.* – Chişinău: UTM, 2007, 311 p.
5. *Quartus II Handbook Volume 1: Design and Synthesis.* 18.08. 2014,
http://www.altera.com/literature/hb/qts/quartusii_handbook.pdf
6. КОРУХОВА Ю. *Языки описания схем. Проблемы верификации.* 15.01.2013,
http://www.al.cs.msu.su/system/files/HDL_3L.pdf
7. LEWIS J. *VHDL Math Tricks of the Trade.* 15.01.2013,
http://www.synthworks.com/papers/vhdl_math_tricks_map1_d_2003.pdf